



**CENTRO DE ENSINO SUPERIOR DE JUIZ DE FORA – CES/JF  
ENGENHARIA ELÉTRICA**

**Relógio Digital Com Timer**

**ANDREW FURTADO SALLES TOLEDO**  
**BRUNO AMARAL RAMOS DE CASTRO**  
**CLEOMAR MOREIRA DE PAULA CAMPOS**  
**DOUGLAS FREDERICO DA SILVA**  
**EDUARDO MARINHO DA SILVA**  
**NATALIA ALMEIDA LIMA**  
**NICOLE DE ALMEIDA SILVEIRA**  
**SILAS HENRIQUE SILVA NASCIMENTO**  
**WILSON DE OLIVEIRA JUNIOR**

**PROFESSOR LUIZ PAULO MAGRI**

**Juiz de Fora/MG  
2019/02**

## 1 - Objetivo

O intuito desse artigo científico foi de proporcionar aos alunos do 5º período do curso de Engenharia Elétrica a oportunidade de desenvolver as habilidades de trabalho em equipe, promovendo a integração da turma da disciplina de Projetos II, a fim de desenvolver um Relógio Digital com Timer. Além de aprender projetar o modelo virtual do circuito nos softwares de prototipagem, fazer uso dos equipamentos de bancada que serão utilizados para as análises dos circuitos, entender o funcionamento e a aplicação dos componentes utilizados durante o projeto.

## 2 – Metodologia

Simulando uma empresa, o projeto trabalhou a divisão de tarefas e o cumprimento de prazos, gerando responsabilidade profissional nos alunos. Os alunos foram observados para avaliação e eventuais correções e estimulados para que assumissem posição de liderança no grupo e no projeto. Alguns conceitos tais como, engenharia simultânea e integração de processos também foram desenvolvidos.

Divididos em três equipes, os grupos realizaram a montagem, a prototipagem e a documentação do projeto. O processo para desenvolvimento do projeto teve início com aulas de nivelamento de eletrônica digital. Foram passados os conceitos de circuito digital, numeração binária, portas lógicas, tecnologia TTL, CMOS, interpretação de *datasheet*, tabela verdade e todos os circuitos integrados utilizados foram analisados em detalhe.

Os eventuais conflitos foram mediados pelo professor com o mínimo de interferência, este optando sempre que possível pela solução negociada entre as partes.

### 3 – Descrição

Este circuito “Relógio Digital com Timer” é um circuito simples com duas aplicações diferentes, conforme refletido através do nome é um relógio de 24 horas e um temporizador.

A Fig. 1. mostra o circuito do relógio digital de 24 horas montado em um protoboard no laboratório. Esta seção foi projetada para exibir a hora em formato de horas e minutos e é conectada de forma que funcione no modo de 24 horas. Para este propósito, este circuito utiliza seis contadores de décadas 74LS90, quatro decodificadores / drivers 74LS247 BCD para 7 segmentos e quatro displays de ânodos comum LT S542. Os componentes passivos são resistores, capacitores e chaves são empregados.

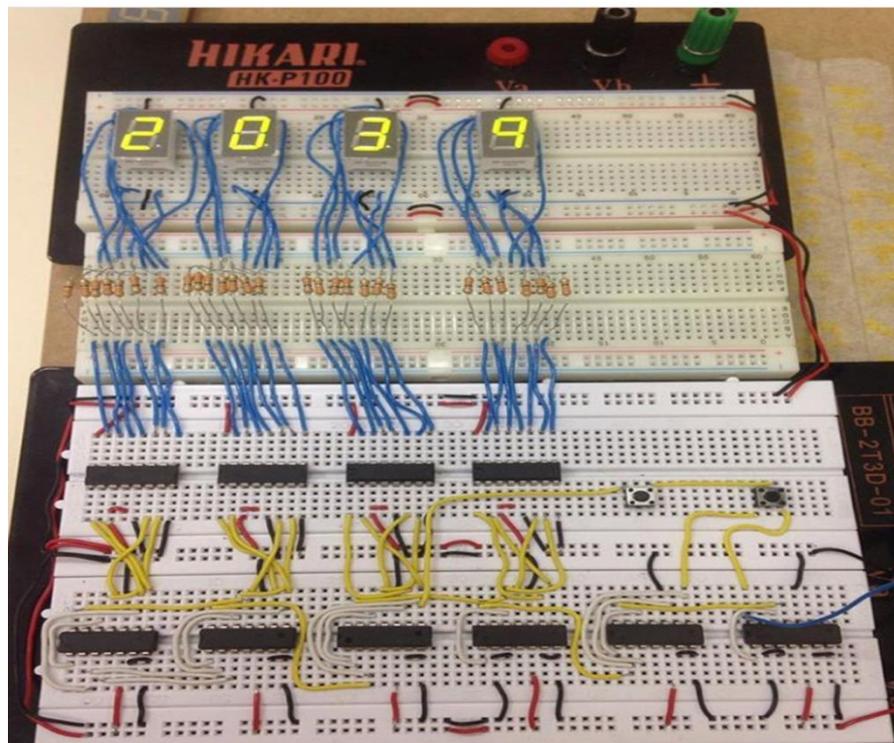


Figura 1

Um *clock* de 1Hz é usado para fornecer a entrada para o IC1 através do pino 14. , Fig 2. O circuito de *clock* utiliza um ic 555 na configuração astavel (não possui estado estável), com um ajuste fino para a frequência.

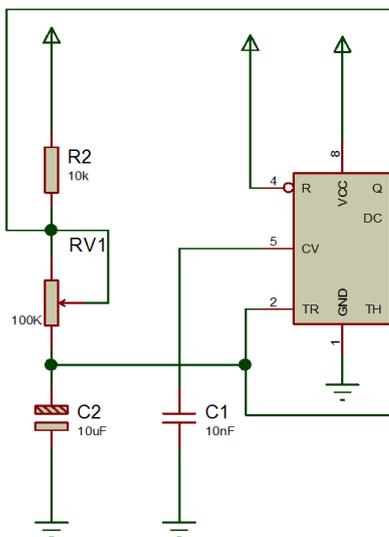


Figura 2

### 3.1 Circuito do contador

Cada IC (*integrated circuit*) é projetado/conectado com tarefas específicas para executar. O IC1 serve como contador divisor por 10 e o IC2 como contador divisor por 6. A saída de IC2 é ligada ao pino 14 de IC3 tem um período de um minuto. O par IC3-IC4 também está ligado. E, assim, a saída de IC4 ligada ao pino de relógio 14 de IC5 tem uma frequência de recorrência de pulsos de uma hora. O IC par 5 e 6 (IC5-IC6) é ajustado de tal forma que ele se redefine ao atingir uma contagem de 24. Os decodificadores BCD de 7 segmentos IC7 a IC10 são usados para decodificar as saídas BCD de IC3 a IC6. Em resposta a isto, o ânodo comum de 7 segmentos exibe DIS1 é acionado através de DIS4 respectivamente.

O relógio é reiniciado na contagem de 24 horas e, por esse motivo, o tempo máximo que seria exibido pelo relógio é de 23 horas e 59 minutos. As saídas BCD de IC3 a IC6, marcadas de A1 a A4, de B1 a B4, de C1 a C4 e de D1 a D4, respectivamente, também são conectadas a vários pinos IC (Fig. 4) com marcações idênticas.

Veja na Fig. 3 a representação em blocos deste circuito

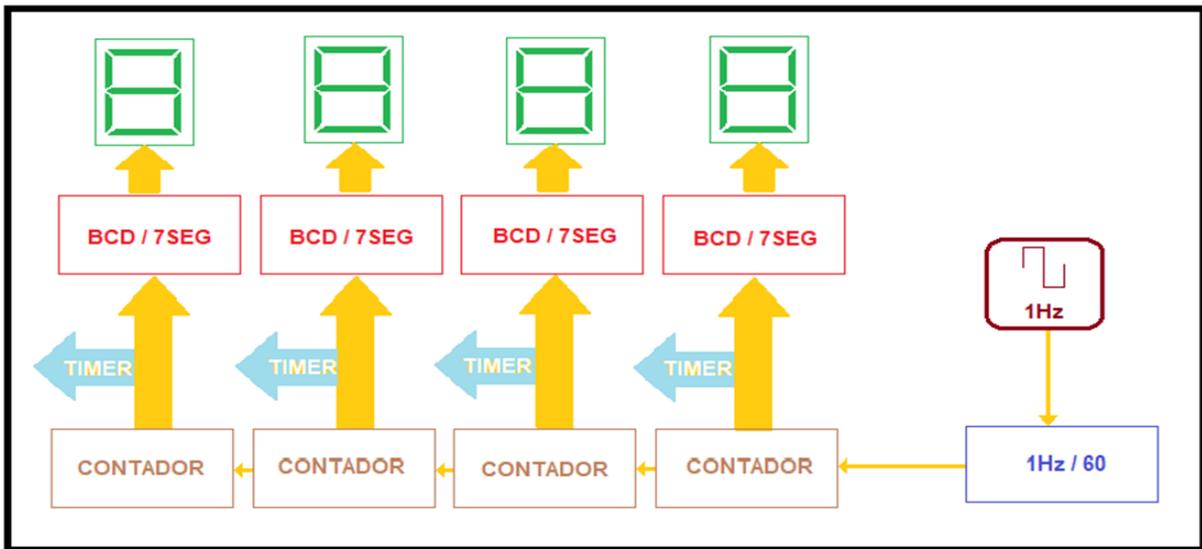


Figura 3

O ruído do circuito pode aumentar tornando-se um grande problema na operação. Para resolver isso, foram usados capacitores de desacoplamento de  $0,1 \mu\text{F}$  entre o  $V_{cc}$  e o terra de todos os circuitos integrados.

Podemos ver na figura, o *clock* de 1Hz também está conectado a um dos pólos das chaves S1 e S2. Estas chaves são usadas para ajuste rápido de minutos e horas, respectivamente. O relógio pode ser configurado para exibir qualquer tempo desejado entre zero horas e zero minutos a 23 horas e 59 minutos. e na Fig. 4 este circuito eletrônico.

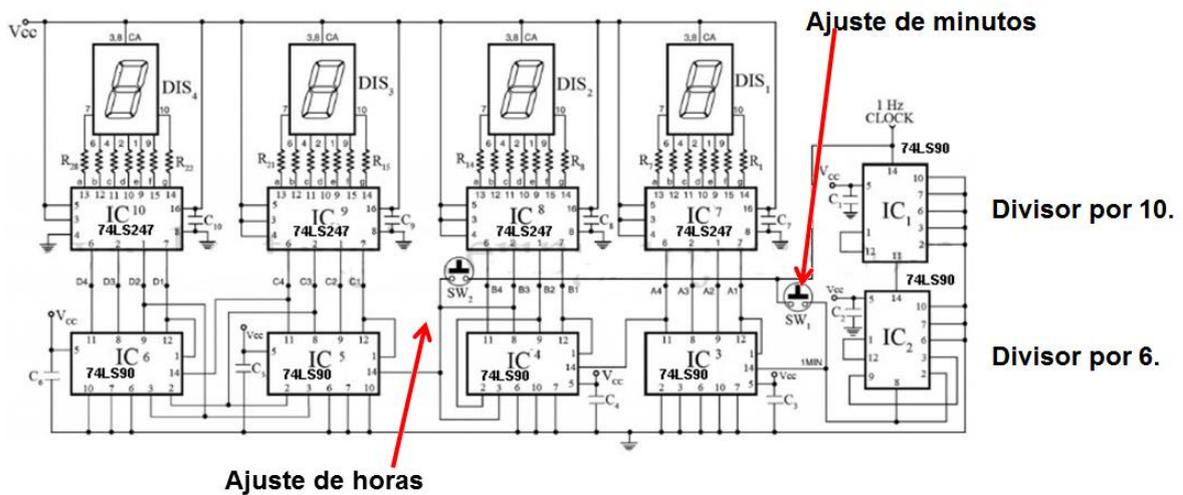


Figura 4

### 3.2 Timer

O desenho da segunda parte circuito está ilustrado na fig. que compreende o armazenamento de tempo predefinido, o comparador de magnitude e a parte do acionador do relé. Os principais componentes deste circuito podem ser descritos como: dois conjuntos de *Flip-Flop's* do tipo 'D' 74LS373 (IC11 e IC12), quatro comparadores de magnitude 74LS85 de 4 bits (IC13 a IC16), um 74LS21 dual 4 entradas e uma porta (IC17) e uma configuração *Darlington* compreendendo os transístores BC547 (T1) e BC337 (T2). Cada *nibble* (seqüência de 4 bits) de dados BCD de IC3 a IC6 da primeira parte do circuito de *clock* é conectada a IC11 e IC12 (dois *nibbles* para cada um desses ICs). A razão por trás disso é travar (armazenar) por depressão momentânea da chave S3 pressionada para a frente, Fig. 5 (diagrama de blocos).

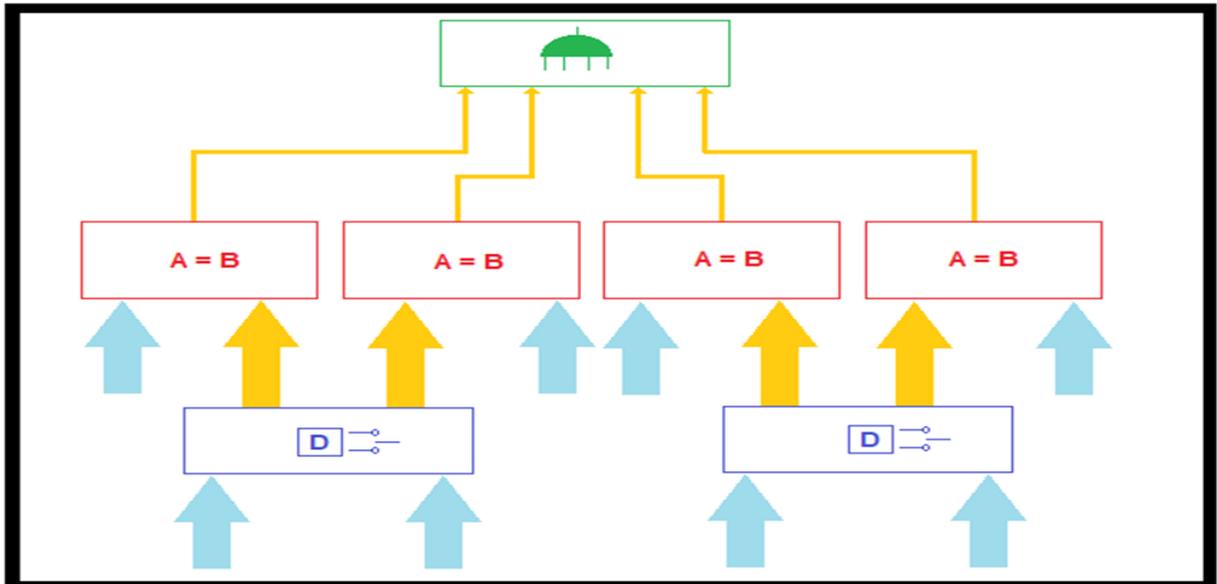


Figura 5

Os *nibbles* travados são conectados como um conjunto de entradas de dados de 4 bits para os ICs comparadores de magnitude 74LS85, enquanto o outro conjunto de dados de 4 bits (saída BCD de IC3 a IC6) é conectado diretamente aos comparadores como mostrado na Fig. *nibbles* conectados diretamente e os *latch's* são comparados. Quando todos os quatro *nibbles* de dados armazenados forem iguais aos quatro *nibbles* de dados diretamente conectados, o pino 6 de todos os circuitos integrados 74LS85 vão para o estado lógico 1. Isto resulta no pino 6 da porta AND de 4 entradas do IC17 indo alto e energiza então o relê RL 1 via par *Darlington* compreendendo os transistores T1 e T2. Para maiores esclarecimentos sobre o procedimento de operação, deve-se seguir a seguinte descrição Fig. 6 (circuito eletrônico).

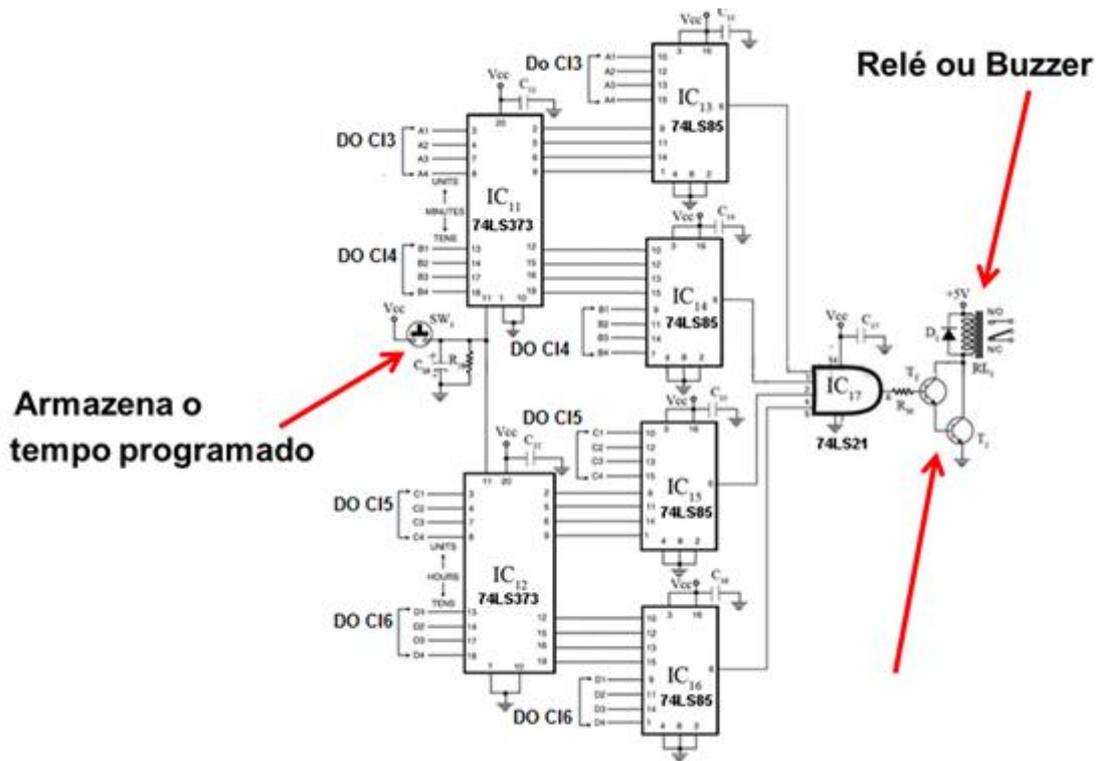


Figura 6

### 3.3 Ajuste

O tempo de pré-ajuste desejado para que a carga ou o aparelho seja ligado ou desligado é realizado com a ajuda dos interruptores S1 e S2 olhando para o mostrador digital. O interruptor S3 é pressionado brevemente, uma vez que o display mostra o tempo desejado. IC11 e IC12 são usados para armazenar o tempo apenas programado. Esse tempo bloqueado aparece como uma das entradas do BCD em cada um dos quatro circuitos integrados do comparador (IC13 a IC16). Agora, usando os mesmos comutadores (S1 e S2), a hora atual é definida.

De maneira similar, o equivalente BCD da hora atual aparece como o segundo conjunto de entradas para IC13 a IC16. O tempo atual (tempo real) continua avançando desde que a entrada de 1Hz atualiza continuamente o relógio / temporizador. Após um certo intervalo, o tempo atinge o limite máximo. Quando o tempo atual atingir o tempo predefinido, os dois conjuntos de números BCD de entrada para os circuitos integrados do comparador 74LS85 tornam-se iguais e isso define o pino 6 como o estado lógico 1. Como resultado, a saída da porta AND

(IC17) vai para o estado lógico 1 e energiza o relê RL 1 através do *Darlington* TI e T2, conforme indicado anteriormente na descrição do circuito.

O valor de CD na saída do IC3 muda após cada minuto e, portanto, esse estado persiste por um tempo. Para manter o relê continuamente energizado ao atingir o tempo predefinido. O relê é travado aterrando a extremidade inferior do relê através de um segundo conjunto normalmente aberto de contatos do mesmo relê. Nesse caso, o relê com dois contatos reversíveis deve ser usado para RL1.

### 3.4 Circuitos Integrados

#### 3.4.1 74LS90 (Figura 7)

O circuito integrado 74LS90 é um contador BCD especial que pode contar até dez na aplicação de um sinal de *clock*. Internamente possui *flip-flops* do tipo T que podem ser usados como contadores individuais de divisão por dois. Se conectarmos vários *flip-flops* alternadamente, podemos produzir um contador digital que armazena ou exibe o número de vezes que uma sequência de contagem específica ocorreu. Os *flip-flops* do tipo T com *clock* funcionam como um contador binário de divisão por dois e, em contadores assíncronos, a saída de um estágio de contagem fornece o pulso de *clock* para o próximo estágio. Um contador que usa *flip-flops* possui dois estados de saída possíveis e, adicionando mais estágios de flip-flop, podemos fazer um contador de divisão por 2N. Quando o valor da contagem é atingido, retorna o contador para zero para iniciar novamente.

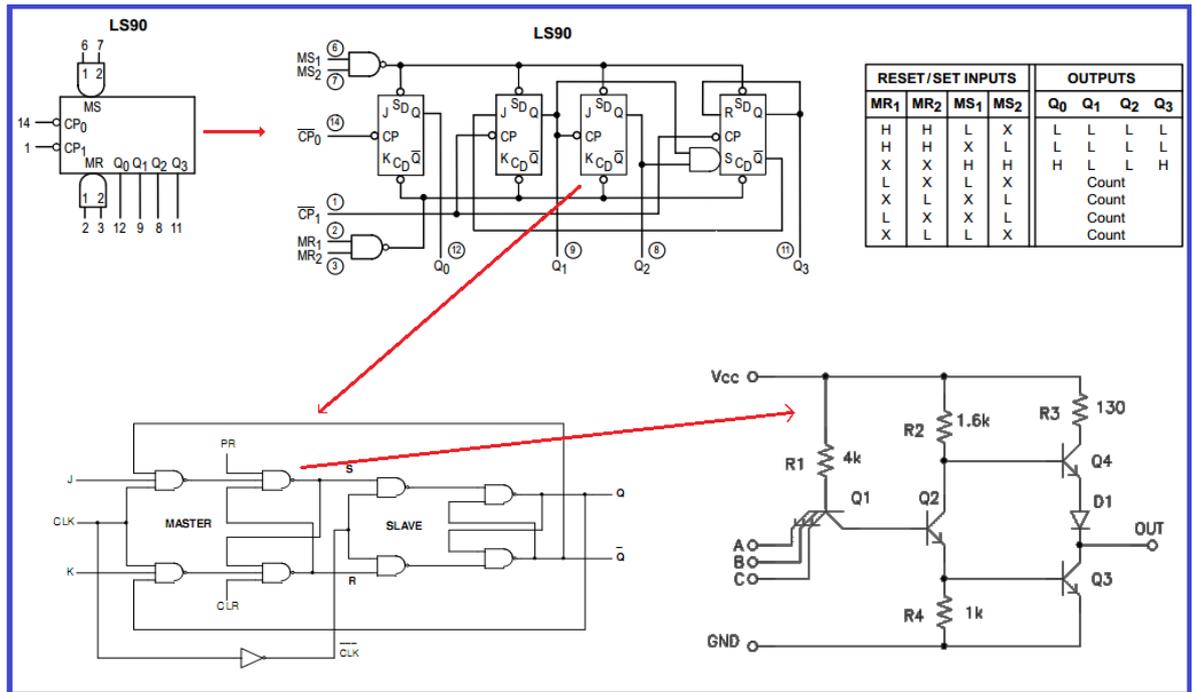


Figura 7

### 3.4.2 74LS373 (Figura 8)

O circuito integrado 74LS373 é composto por oito *latches* com três saídas de estado para aplicações em sistemas organizados por barramento. Possui 20 pinos composto por oito linhas de dados de entrada (D0-D7) e oito linhas de saída (O0-O7). O pino OE foi projetado para a habilitação de saída e o pino LE para a trava. E os demais dois pinos VCC para fonte de alimentação e GND para terra.

O circuito integrado 74LS373 compreende oito *flip-flops* D. Os dados dos *flip-flops* mudam para forma assíncrona quando o *Latch enable* (LE) está no estado Alto. Qualquer entrada no pino D no estado atual será fornecida como saída no próximo ciclo de *clock*. Mas quando o pino de ativação da trava foi puxado para baixo, os dados serão travados para que os dados apareçam instantaneamente, fornecendo uma ação de travamento. O pino de habilitação de saída também desempenha um papel importante no funcionamento, quando ele (OE) está em nível baixo, os dados de entrada aparecerão na saída. Mas quando o OE estiver alto, a

saída estará em um estado de alta impedância. O circuito integrado opera com no máximo com 5 V.

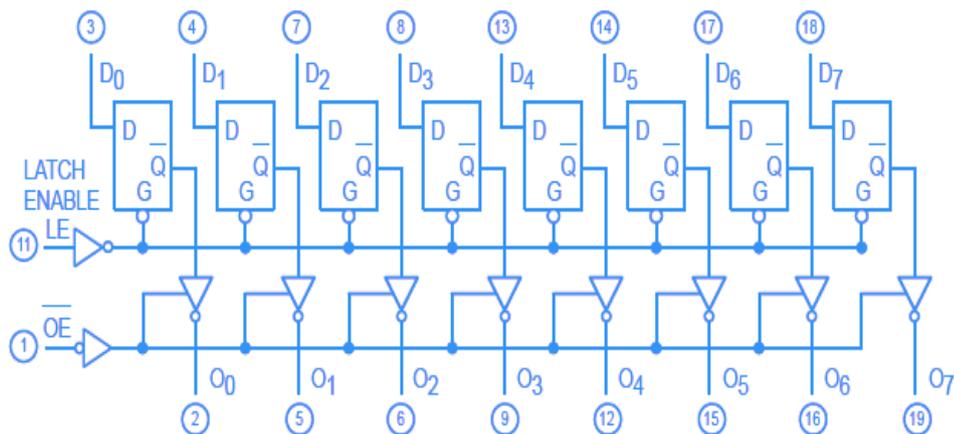


Figura 8

### 3.4.3 74LS85 (Figura 9)

O circuito integrado é um comparador de magnitude de 4 bits, ele realiza a comparação de códigos binários ou BCD diretos. É capaz de tomar três decisões totalmente decodificadas sobre duas palavras de 4 bits (A, B) e possui três saídas independentes. Esses dispositivos são totalmente expansíveis para qualquer número de bits sem portas externas. Palavras de maior comprimento podem ser comparadas conectando comparadores em cascata. As saídas de um estágio são conectadas às entradas correspondentes do próximo estágio manipulando bits mais significativos. O estágio que manipula os bits menos significativos deve ter uma tensão de alto nível aplicada à entrada A e B. O caminho em cascata é implementado com apenas um atraso no nível de duas portas para reduzir o tempo geral de comparação para palavras longas.

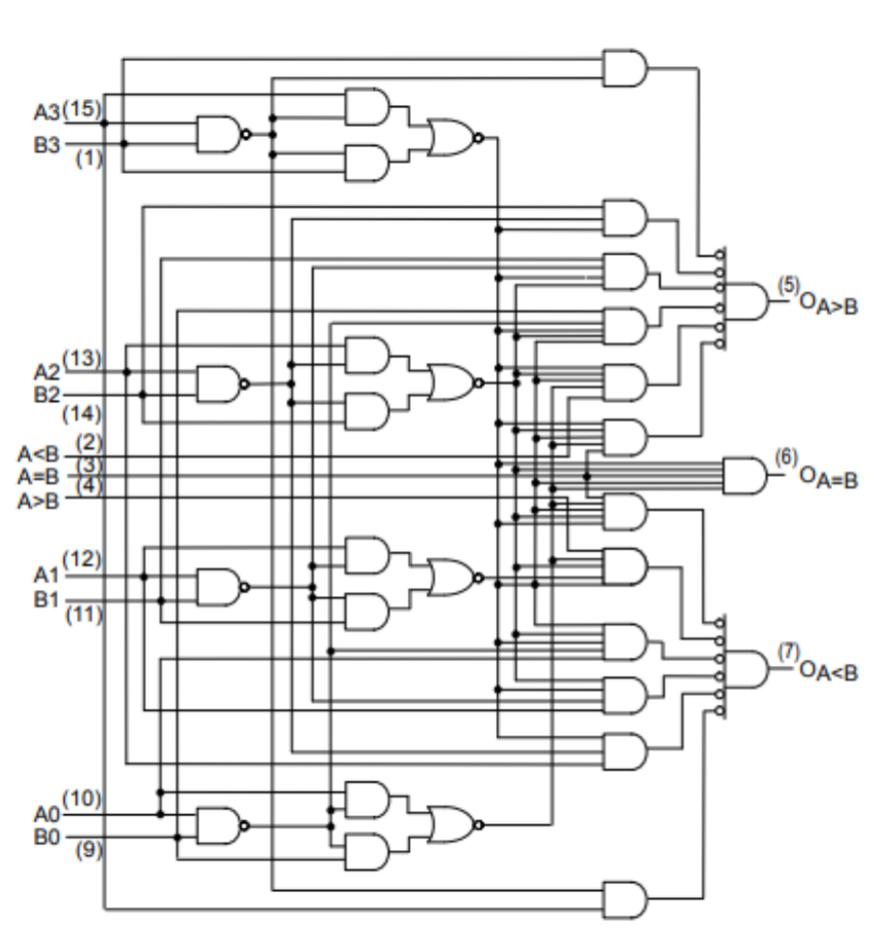


Figura 9

### 3.4.4 74LS247 (Figura 10)

O circuito integrado 74LS247 é um decodificador / driver de BCD para *display* de sete segmentos. Possui saídas ativas em nível baixo para acionamento direto de *display's* anodo comum. Ele apresenta uma entrada de teste da lâmpada e possui controles completos de entrada / saída de apagamento de ondulação (*ripple*). O padrão de exibição para contagens de entrada BCD acima de 9 são símbolos exclusivos para autenticar as condições de entrada.

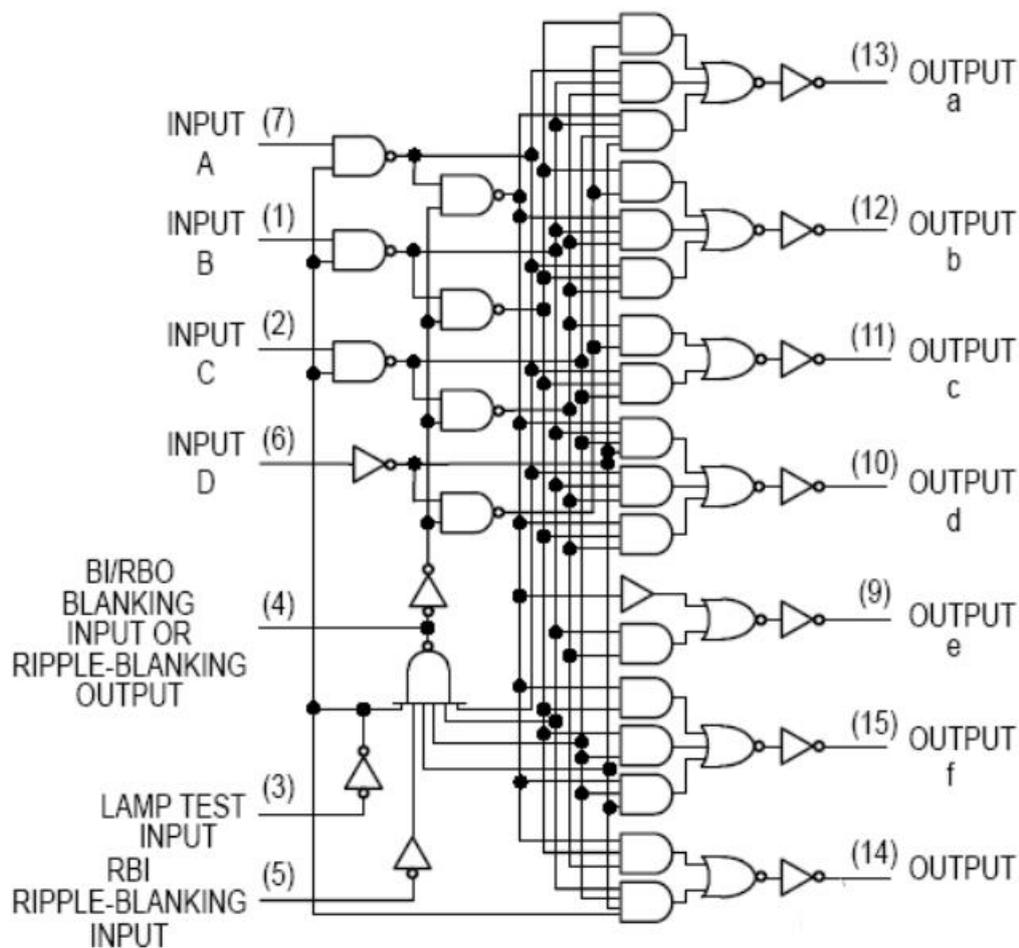


Figura 10

## 4 – Conclusão

Os resultados obtidos com o projeto foram positivos no sentido da ampliação do conhecimento em eletrônica, transformando as práticas do relógio em uma antecipação da disciplina de eletrônica digital.

No que concerne ao trabalho em equipe, disciplina, comprometimento, prazos e liderança, podemos aferir que esta prática foi o primeiro contato dos alunos com este ambiente de trabalho, uma pequena simulação da vida real no ambiente corporativo.

## 5 – Bibliografia

TOCCI, Ronald J. WIDMER, Neal S.; MOSS Gregory S. **Sistemas digitais – princípios e aplicações**. 10. ed. São Paulo: Pearson Prentice Hall, 2007.

FLOYD, Thomas L. **Sistemas digitais - fundamentos e aplicações** - 9. ed. Porto Alegre: Bookman, 2007.

IDOETA, Ivan; CAPUANO, Francisco Gabriel. **Elementos de eletrônica digital**. 40. ed. São Paulo: Érica, 2008.

MALVINO, **Eletrônica** - Vol. II, Pearson education, 4a Ed, 2004.

HOROWITZ, P.; HILL, W. **A arte da eletrônica: circuitos eletrônicos e microeletrônica**. 3. ed. Porto Alegre: Bookman, 2017.

TOSHIBA, **logic tc74hc series**, MARCH1986

PHILIPS, **signetics fast logic**, 1989